



(12) 发明专利申请

(10) 申请公布号 CN 102630016 A

(43) 申请公布日 2012. 08. 08

(21) 申请号 201210100552. 0

(22) 申请日 2012. 04. 09

(71) 申请人 复旦大学

地址 200433 上海市杨浦区邯郸路 220 号

(72) 发明人 范益波 沈沙 沈蔚炜 曾晓洋

(74) 专利代理机构 上海正旦专利代理有限公司

31200

代理人 陆飞 盛志范

(51) Int. Cl.

H04N 7/26 (2006. 01)

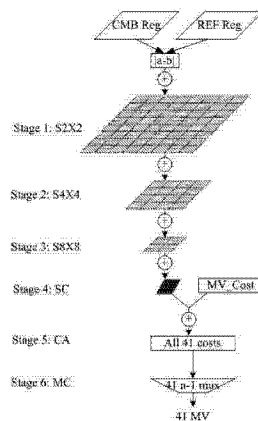
权利要求书 2 页 说明书 3 页 附图 2 页

(54) 发明名称

一种适用于整数运动估计的深度流水线硬件架构

(57) 摘要

本发明属于数字视频信号编码技术领域, 具体为一种适用于整数运动估计的深度流水线硬件架构。为了提高图像编码的效率, 本发明中采用全搜索算法来实现整数运动估计。全搜索算法的计算量非常大, 因此本发明中提及的硬件采用六级流水线架构, 将整数运动估计的计算过程分成六个步骤, 每个步骤对应于一级流水线。通过采用深度流水线的硬件架构, 本发明可以工作在较高的工作频率上, 因而本发明可以大大提高硬件的数据处理能力, 能够实时完成整数运动估计的全搜索算法。



1. 一种适用于整数运动估计的深度流水线硬件架构,其特征在于分为6级流水线结构,其中:

第一级流水线,负责计算每一个 2×2 块的SAD;

第二级流水线,负责计算每一个 4×4 块的SAD;

第三级流水线,负责计算每一个 8×8 、 8×4 、 4×8 块的SAD;

第四级流水线,负责计算 16×16 、 16×8 、 8×16 块的SAD,每一种划分模式的运动向量代价也在此级流水线中得到;

第五级流水线,负责计算所有41种分块模式的代价;

第六级流水线,负责从41种分块模式之中选择代价值最小的那一种模式作为最佳模式;

其中,SAD表示式如下:

$$SAD(m, n) = \sum_{i=0}^{N-1} \sum_{j=0}^{N-1} |C(i, j) - R(i+m, j+n)| \quad (1)$$

$$SAD_{min} = \min(SAD(m, n)), \quad -p \leq m, n < p \quad (2)$$

$C(i, j)$ 代表当前帧像素, $R(i+m, j+n)$ 代表参考帧像素, N 代表块大小, (m, n) 代表参考帧中的搜索位置, p 代表搜索范围。

2. 根据权利要求1所述的适用于整数运动估计的深度流水线硬件架构,其特征在于第一级流水线计算每一个 2×2 块的SAD的步骤为:将当前待编码宏块和参考宏块横行和纵向都8等分,这样一个 16×16 的宏块分成64个 2×2 的小块;将待编码宏块中每一个 2×2 小块中的像素与参考宏块中相应 2×2 小块中相应位置的像素相减求差后再取绝对值,每个 2×2 小块得到4个绝对值,将这4个绝对值加起来求和即可得到 2×2 块的SAD;对所有 2×2 小块都进行相关的计算,即得到64个 2×2 小块的SAD。

3. 根据权利要求2所述的适用于整数运动估计的深度流水线硬件架构,其特征在于第二级流水线计算每一个 4×4 块的SAD的步骤为:将第一级流水线中得到的64个SAD值横行和纵向都4等分,然后将每个 4×4 块内对应的4个 2×2 块的SAD值求和,这样即得到16个 4×4 块的SAD。

4. 根据权利要求3所述的适用于整数运动估计的深度流水线硬件架构,其特征在于第三级流水线计算每一个 8×8 、 8×4 、 4×8 块的SAD的步骤为:将第二级流水线中的16个SAD值横行和纵向都2等分,然后将每个 8×8 块内对应的4个 4×4 块的SAD值求和,这样即得到4个 8×8 块的SAD;将第二级流水线中的16个SAD值横行2等分、纵向4等分,然后将每个 8×4 块内对应的2个 4×4 块的SAD值求和,这样即得到8个 8×4 块的SAD;将第二级流水线中的16个SAD值横行4等分、纵向都2等分,然后将每个 4×8 块内对应的2个 4×4 块的SAD值求和,这样即得到8个 8×4 块的SAD。

5. 根据权利要求3所述的适用于整数运动估计的深度流水线硬件架构,其特征在于第四级流水线计算 16×16 、 16×8 、 8×16 块的SAD的步骤为:将第三级流水线中的4个 8×8 块的SAD相加求和,即得到 16×16 块的SAD值;将第二级流水线中的4个SAD值横行不变、纵向2等分,然后将每个 16×8 块内对应的2个 4×4 块的SAD值求和,这样即得到8个 8×4 块的SAD;将第二级流水线中的16个SAD值横行4等分、纵向都2等分,然后将每个 4×8 块

内对应的 2 个 4×4 块的 SAD 值求和, 这样即得到 8 个 8×4 块的 SAD。

6. 根据权利要求 4 所述的适用于整数运动估计的深度流水线硬件架构, 其特征在于第五级流水线计算所有 41 种分块模式的代价的步骤为: 根据前几级流水线中已经得到的每一种分区块的 SAD, 本级流水线根据划分模式和与之对应分区块的 SAD 值, 得出当前搜索位置对应的所有 41 种模式的编码代价。

7. 根据权利要求 5 所述的适用于整数运动估计的深度流水线硬件架构, 其特征在于第六级流水线 (MC), 如果只使用一个 SAD 计算单元, 那么第五级流水线的输出直接作为本级输出, 不需要额外的操作; 当整个架构中采用 N 个 SAD 计算单元, $N > 1$, 本级流水线负责从 N 个输出结果中选择出编码代价最小的分块模式, 将之作为最佳模式。

一种适用于整数运动估计的深度流水线硬件架构

技术领域

[0001] 本发明属于数字视频信号编解码技术领域,具体涉及一种适用于整数运动估计的硬件架构。本方法可适用于宏块大小不超过 16x16 像素的视频编码标准,具体包括 MPEG-1/2/4、H. 264、RealVideo、VC-1、AVS 等多种标准。

背景技术

[0002] 运动估计可以有效地消除视频序列中各帧之间的时间相关性,目前已经被广泛地应用于各种基于分块匹配的视频编码标准当中。它也是整个视频压缩编码过程中最为耗时、计算复杂度最高的步骤。统计数据表明,在一个典型的视频编码过程中,运动估计消耗了 50-90% 的计算时间。运动估计的效果直接影响到最终的编码效率。

[0003] 传统的编码标准如 MPEG-2 或者 MPEG-4 简单地将一个大小为 16×16 像素的宏块分为 4 个 8×8 的小块。随着多媒体技术的发展,H. 264 视频编码标准得到了广泛的应用。由于采用了 CABAC(自适应)、块大小可变化的运动估计等多种新的编码工具,H. 264 编码效率比 MPEG-2 要高 50%。H. 264 视频标准中规定一个 16×16 像素的宏块可以分成了 7 种不同的块大小:4×4、8×8、8×4、4×8、8×8、16×8、8×16、16×16。一个宏块可以分为 16×16、16×8、8×16、8×8 这四种划分模式,如果选择 8×8 划分模式,每一个 8×8 的块可以进一步分为 4×4、4×8、8×4 这三种划分模式,所以在 H. 264 标准中,一个 16×16 的宏块可以有 41 种分块模式。块大小可变的运动估计(VBSME)模块在提高编码效率的同时也大大增加了运动估计的计算复杂度。

[0004] 与各种快速搜索算法相比,全搜索块匹配模式能够得到更好的压缩效果。由于它计算过程比较规则,全搜索算法也非常有利于硬件实现。在选择最佳匹配块时,一般采用 SAD(差值绝对值之和)作为判决依据。SAD 可以表示如下:

$$SAD(m, n) = \sum_{i=0}^{N-1} \sum_{j=0}^{N-1} |C(i, j) - R(i+m, j+n)| \quad (1)$$

$$SAD_{min} = \min(SAD(m, n)), \quad -p \leq m, n < p \quad (2)$$

其中 C(I, j) 代表当前帧像素, R(i+m, j+n) 代表参考帧像素, N 代表块大小, (m, n) 代表参考帧中的搜索位置, p 代表搜索范围。

[0005] 传统的全搜索算法一般采用增加硬件并行度的方法来提高硬件的数据处理能力。但是这样会导致硬件面积随着处理能力的增加而同比例的增加。有些方案采用降采样或像素截位的方式来减小硬件开销,但是这样会导致压缩效率下降。

发明内容

[0006] 本发明的目的在于提出一种适用于整数运动估计的深度流水线硬件架构。

[0007] 本发明通过对 VBSME 的计算过程进行仔细分析,将这一过程分割为六个相对独立的步骤,分别对应于硬件架构上的 6 级流水线。通过深度流水线的方法,可以大大提高硬件

的工作频率,从而在保持硬件面积基本不变的情况下即可大幅改进硬件性能。

[0008] 本发明提出的深度流水线架构可以分为 6 级流水线结构,其中:

(1) 第一级流水线($S2 \times 2$)。本级流水线主要负责计算每一个 2×2 块的 SAD。

[0009] (2) 第二级流水线($S4 \times 4$)。本级流水线主要负责计算每一个 4×4 块的 SAD。

[0010] (3) 第三级流水线($S8 \times 8$)。本级流水线主要负责计算每一个 8×8 、 8×4 、 4×8 块的 SAD。

[0011] (4) 第四级流水线(S_C)。本级流水线主要负责计算 16×16 、 16×8 、 8×16 块的 SAD。每一种划分模式的运动向量代价也在此级流水线中得到。

[0012] (5) 第五级流水线(C_A)。本级流水线主要负责计算所有 41 种分块模式的代价。

[0013] (6) 第六级流水线(M_C)。本级流水线主要负责从 41 种分块模式之中选择代价值最小的那一种模式作为最佳模式。

[0014] 本发明的有益效果:

本发明中提出的硬件采用 6 级流水线架构,可以支持各种宏块大小为 16×16 像素的视频标准,能够大幅提高硬件的工作频率,从而在不显著增加硬件面积的同时提升硬件性能。本发明通过采用深度流水线的硬件架构,可以工作在较高的工作频率上,因而可以大大提高硬件的数据处理能力,能够实时完成整数运动估计的全搜索算法。

附图说明

[0015] 图 1:整数运动估计单元的整体架构。

[0016] 图 2:每一个 SAD 计算单元内部的 6 级流水线架构。

[0017] 图 3:6 级流水线架构的时序图。

具体实施方式

[0018] 下面结合附图对本发明做进一步的描述。

[0019] 本发明提出了一种适用于整数运动估计的硬件实现方法,其整体架构如图 1 所示。CMB 存储阵列用来存储当前宏块中的所有 256 个像素;REF 存储阵列用来存储所有的参考像素,其大小由搜索范围决定;SAD 计算单元负责选取最佳匹配块。此架构中使用的 SAD 单元个数可以根据需要灵活配置,每个 SAD 单元可以在一个时钟周期内针对当前的搜索位置,计算出所有 41 种划分模式的编码代价并选出最优模式。如果同时使用 N 个 SAD 计算单元,那么此架构就可以在一个时钟周期内搜索 N 个搜索位置。

[0020] 下面结合图 2,具体讲述每一个 SAD 计算单元内部的计算过程,其具体实施方式可如下述的六个步骤:

(1) 第一级流水线($S2 \times 2$)。本级流水线主要负责计算每一个 2×2 块的 SAD。将当前待编码宏块和参考宏块横行和纵向都 8 等分,这样一个 16×16 的宏块可以分成 64 个 2×2 的小块。将待编码宏块中每一个 2×2 小块中的像素与参考宏块中相应 2×2 小块中相应位置的像素相减求差后再取绝对值,每个 2×2 小块可以得到 4 个绝对值,将这 4 个绝对值加起来求和即可得到 2×2 块的 SAD。对所有 2×2 小块都进行相关的计算,即可得到 64 个 2×2 小块的 SAD。

[0021] (2) 第二级流水线($S4 \times 4$)。本级流水线主要负责计算每一个 4×4 块的 SAD。将

步骤一中得到的 64 个 SAD 值横行和纵向都 4 等分,然后将每个 4×4 块内对应的 4 个 2×2 块的 SAD 值求和,这样即可得到 16 个 4×4 块的 SAD。

[0022] (3) 第三级流水线(S8X8)。本级流水线主要负责计算每一个 8×8 、 8×4 、 4×8 块的 SAD。将步骤二中的 16 个 SAD 值横行和纵向都 2 等分,然后将每个 8×8 块内对应的 4 个 4×4 块的 SAD 值求和,这样即可得到 4 个 8×8 块的 SAD;将步骤二中的 16 个 SAD 值横行 2 等分、纵向 4 等分,然后将每个 8×4 块内对应的 2 个 4×4 块的 SAD 值求和,这样即可得到 8 个 8×4 块的 SAD;将步骤二中的 16 个 SAD 值横行 4 等分、纵向都 2 等分,然后将每个 4×8 块内对应的 2 个 4×4 块的 SAD 值求和,这样即可得到 8 个 8×4 块的 SAD。

[0023] (4) 第四级流水线(SC)。本级流水线主要负责计算 16×16 、 16×8 、 8×16 块的 SAD。每一种划分模式的运动向量代价也在此级流水线中得到。将步骤三中的 4 个 8×8 块的 SAD 相加求和,即可得到 16×16 块的 SAD 值;将步骤二中的 4 个 SAD 值横行不变、纵向 2 等分,然后将每个 16×8 块内对应的 2 个 4×4 块的 SAD 值求和,这样即可得到 8 个 8×4 块的 SAD;将步骤二中的 16 个 SAD 值横行 4 等分、纵向都 2 等分,然后将每个 4×8 块内对应的 2 个 4×4 块的 SAD 值求和,这样即可得到 8 个 8×4 块的 SAD。

[0024] (5) 第五级流水线(CA)。本级流水线主要负责计算所有 41 种分块模式的代价。前几级流水线中已经得到了每一种分区块的 SAD。本级流水线根据划分模式和与之对应分区块的 SAD 值,得出当前搜索位置对应的所有 41 种模式的编码代价。

[0025] (6) 第六级流水线(MC)。如果只使用一个 SAD 计算单元,那么步骤五中的输出可以直接作为本级输出,不需要额外的操作。当整个架构中采用了 N 个 ($N > 1$) SAD 计算单元,本级流水线负责从 N 个输出结果中选择出,编码代价最小的分块模式,将之作为最佳模式。由于每个 SAD 模式有 41 个输出,因此对于使用多个 SAD 计算单元的架构而言,本级流水线中需要用到 41 个 N 选 1 多路选择器。

[0026] 本发明将整数运动估计的计算过程分解为 6 个串行的步骤,并以此为依据提出了一种 6 级流水线架构的硬件实现方法,每一级流水线即对应于上述的 6 个步骤。流水线的时序图如图 3 所示,6 级流水线最多可以同时处理 6 个不同的宏块 (MB0~MB5)。深度流水线的架构可以缩短关键路径上的延时,能够大大提高硬件的最高工作频率,进而提升了整个硬件性能而无需增加过多的硬件资源。

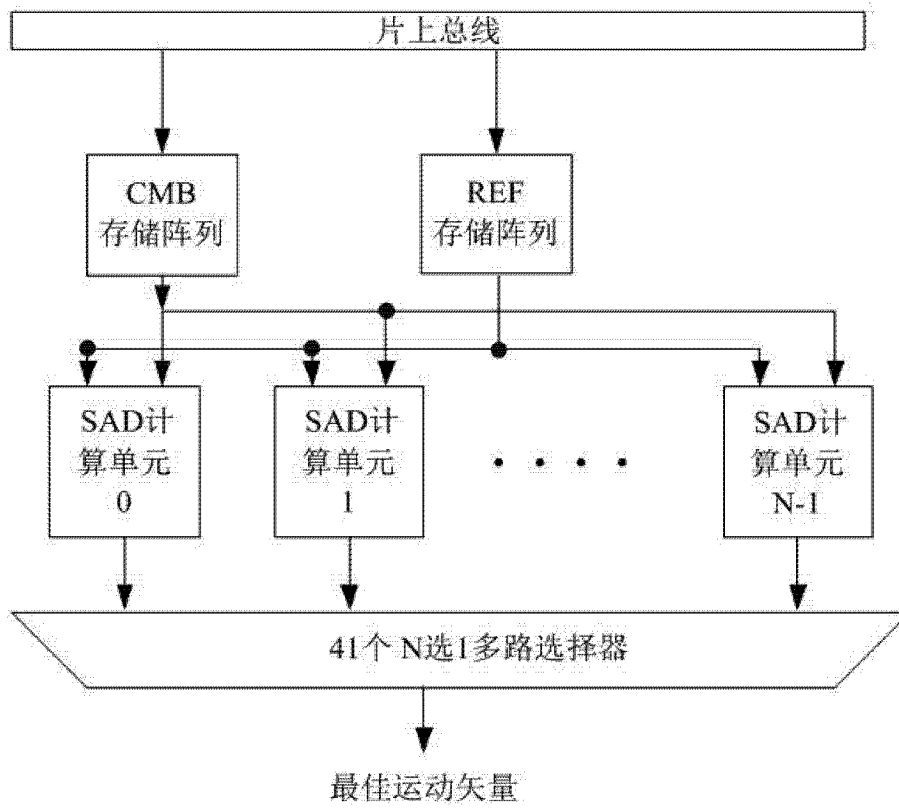


图 1

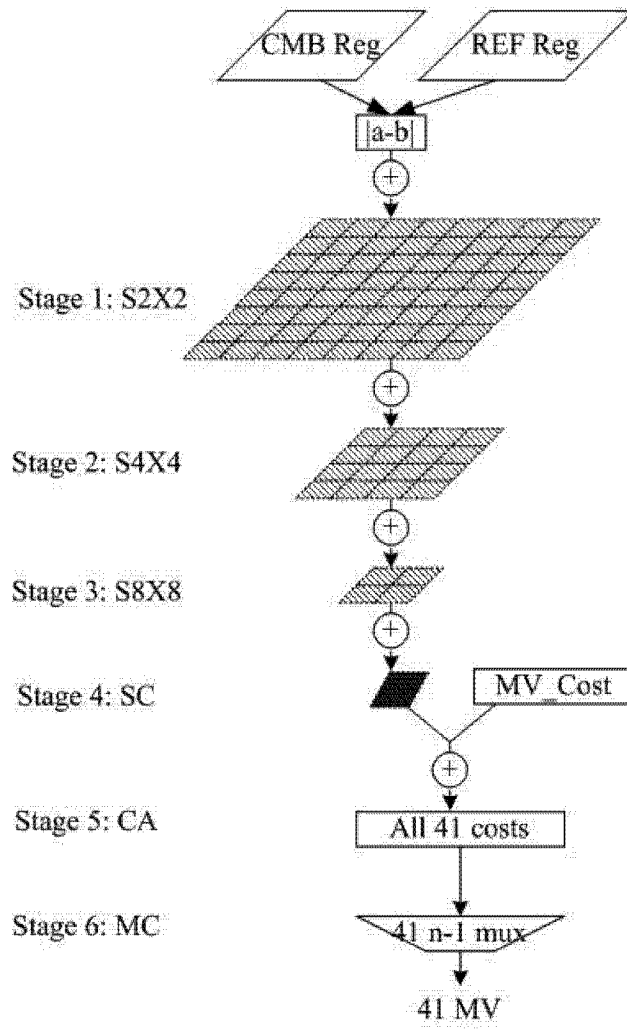


图 2

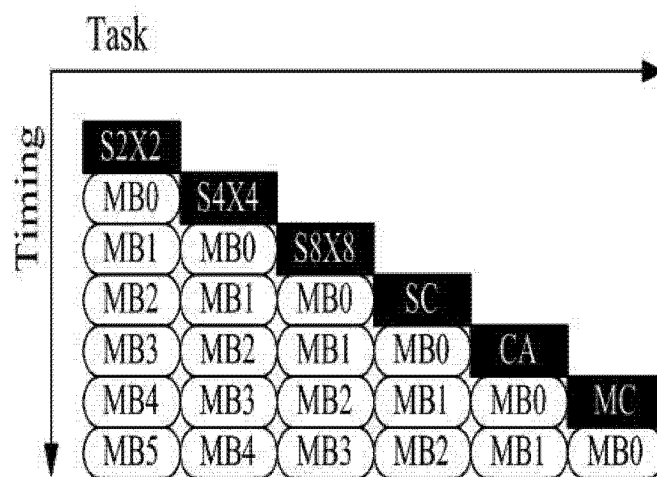


图 3