第7章
存储器、可编程逻辑器件、数字系统

Video Image Processing (VIP)
Research Group @ Fudan
http://soc.fudan.edu.cn/vip/

范益波

2013.9

本章内容

- 状态机是控制时序的唯一方法么？
- 触发器是保存数据的唯一方法么？
- 怎么通过“可编程性”来实现“灵活性”？
- 电路是“固化的”，又如何实现其“可编程”？

本章要求

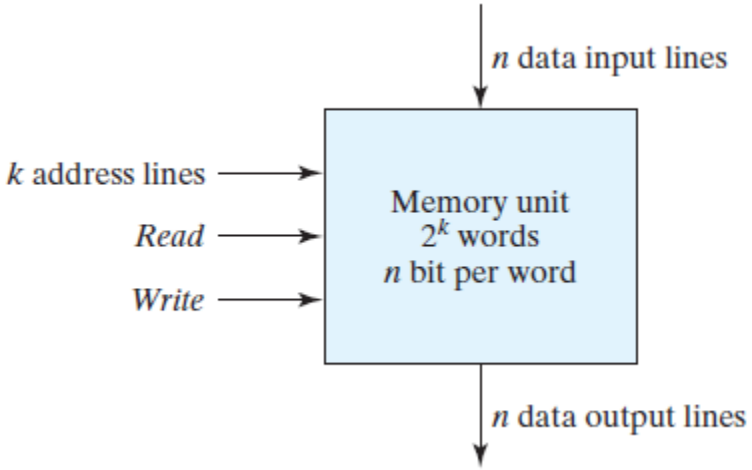
- 掌握半导体存储器字、位、存储容量、地址等基本概念
- 了解存储器的存储单元的组成及工作原理
- 了解可编程逻辑器件的工作原理、内部结构及应用

存储器的定义

半导体存贮器—能存放大量二值信息的半导体器件

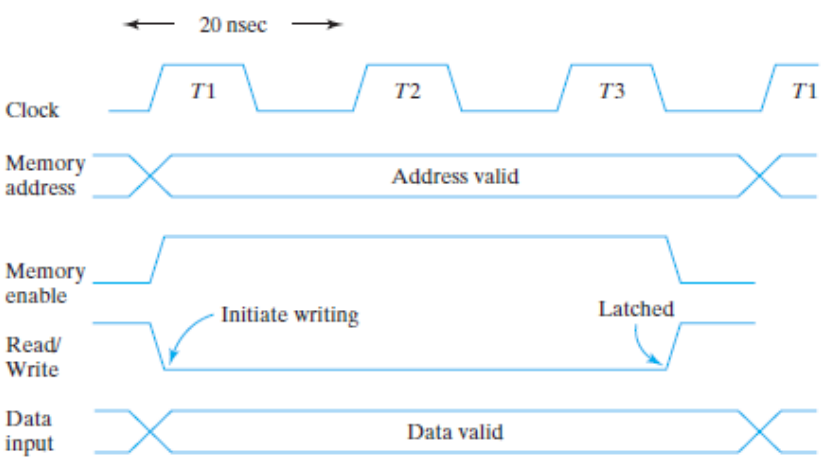
- **字长（位数）：表示一个信息的多位二进制码称为一个字，字的位数称为字长**
- **地址：每个字的编号**
- **字数：字的总量，字数=2^n（n为存储器外部地址线的线数）**
- **存储容量（M）：存储二值信息的总量，字数×位数**
- **访问速度－－MHz**

存储器的样子

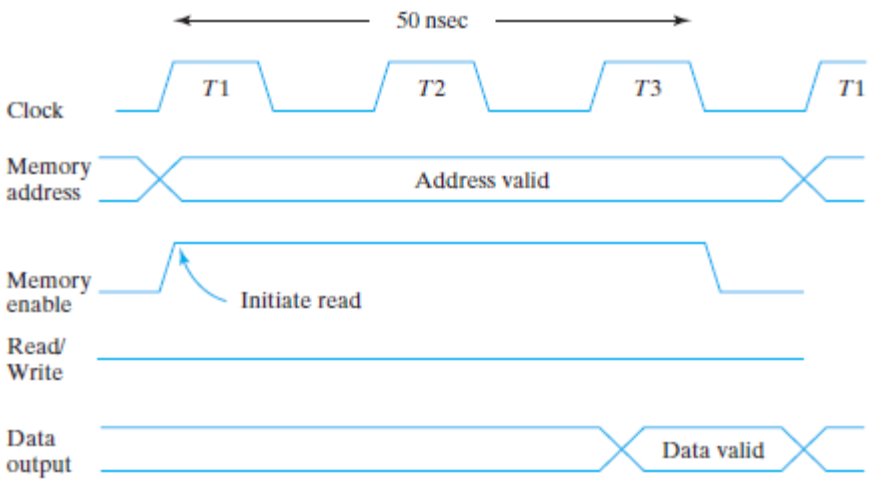


Memory address		Memory content
Binary	Decimal	
0000000000	0	1011010101011101
0000000001	1	1010101110001001
0000000010	2	0000110101000110
⋮	⋮	⋮
1111111101	1021	1001110100010100
1111111110	1022	0000110100011110
1111111111	1023	1101111000100101

存储器读写时序举例



(a) Write cycle



(b) Read cycle

存储器的分类

- **RAM** (Random-Access Memory)
  - **SRAM (Static RAM)：静态RAM**
  - **DRAM (Dynamic RAM)：动态RAM**
- **ROM** (Read-Only Memory)
  - **固定ROM**
  - **可编程ROM**
    - **PROM**
    - **EPROM**
    - **E^2PROM**
    - **Flash**

RAM(随机存取存储器): 在运行状态可以随时进行读或写操作。

存储的数据必须有电源供应才能保存, 一旦掉电, 数据全部丢失。

ROM(只读存储器)： 在正常工作状态只能读出信息。

断电后信息不会丢失，常用于存放固定信息（如程序、常数）。

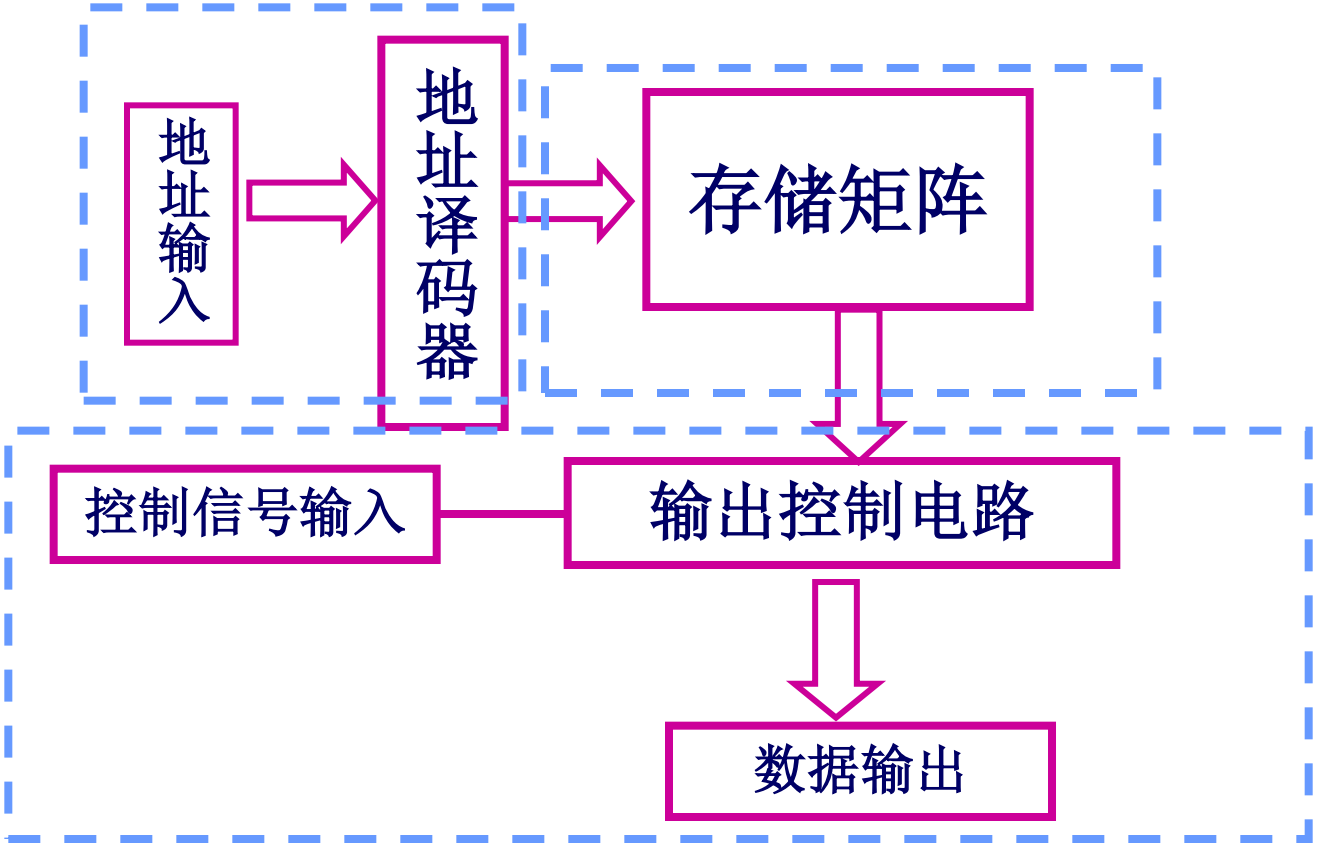
只读存储器ROM

只读存储器，工作时内容只能读出，不能随时写入，所以称为只读存储器（不能快速改变存储数据，或者需要借助特定的设备或者流程才能更改存储数据的存储器）

依据生产工艺，可分为

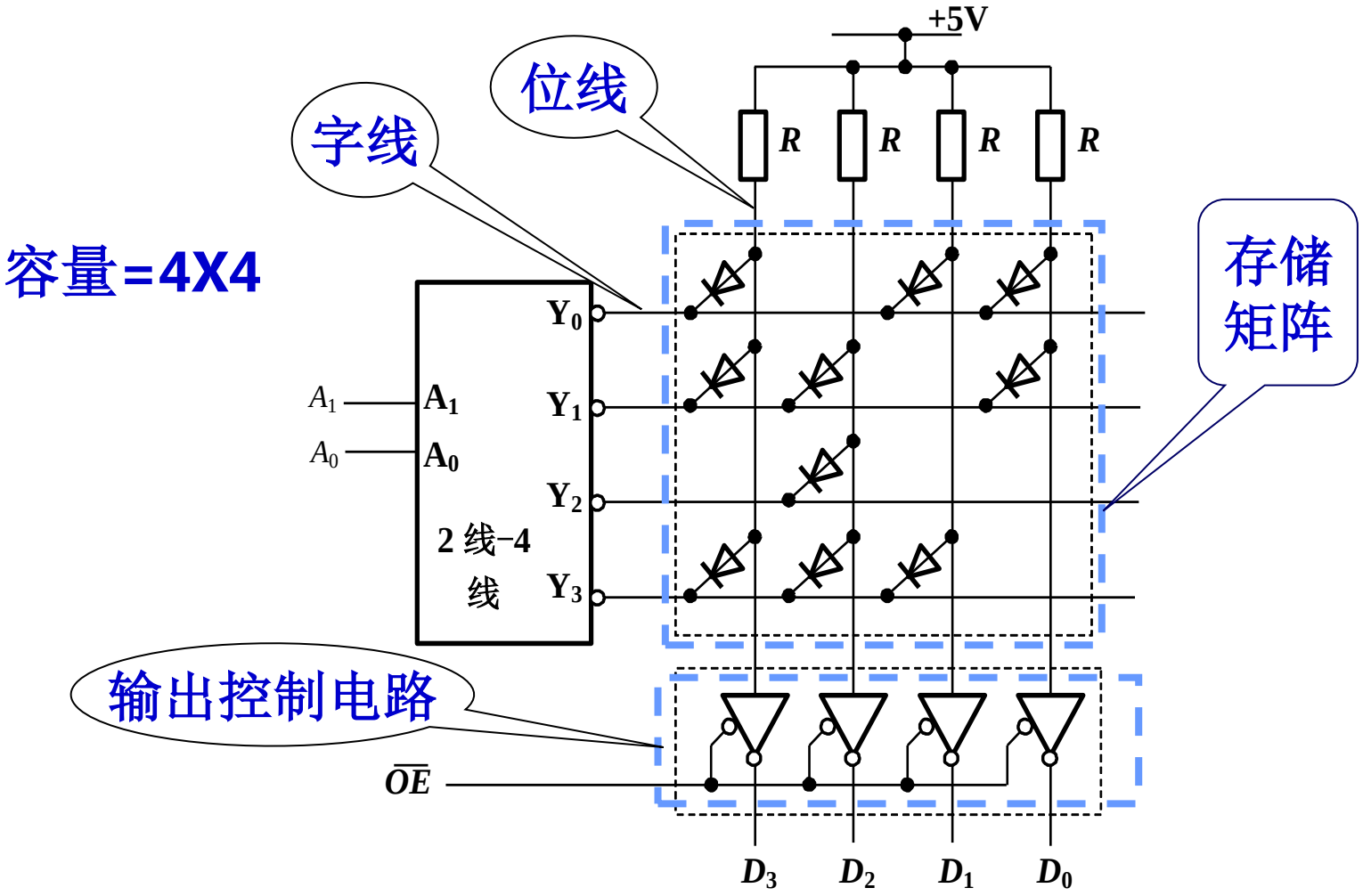
- **二极管ROM**
- **三极管ROM**
- **MOS管ROM**

ROM的基本结构



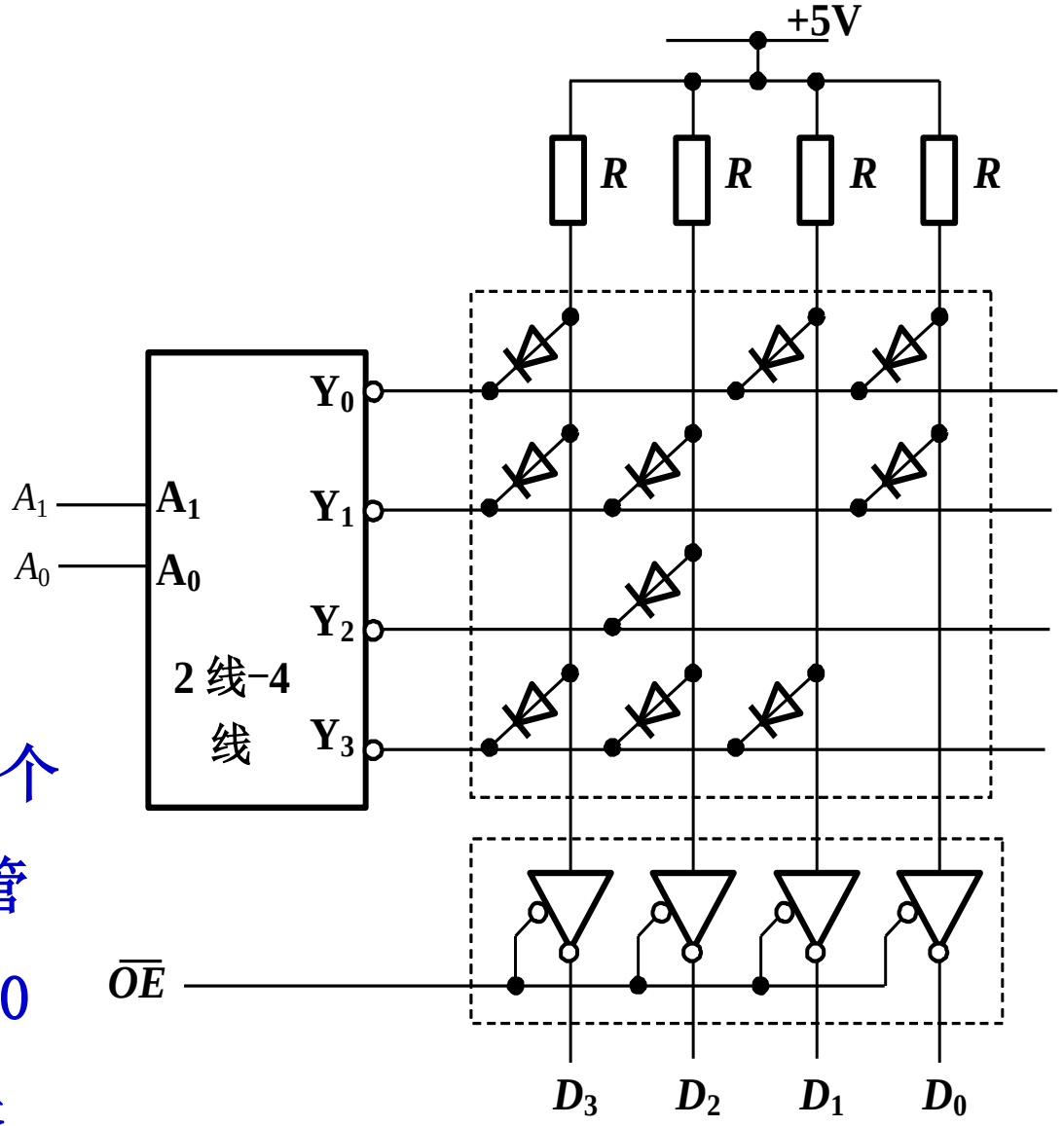
ROM主要由地址译码器、存储矩阵和输出控制电路三部分组成。

ROM（二极管ROM）结构示意图



当$\overline{OE}$=0时

地 址		内 容			
A_1	A_0	D_3	D_2	D_1	D_0
0	0	1	0	1	1
0	1	1	1	0	1
1	0	0	1	0	0
1	1	1	1	1	0

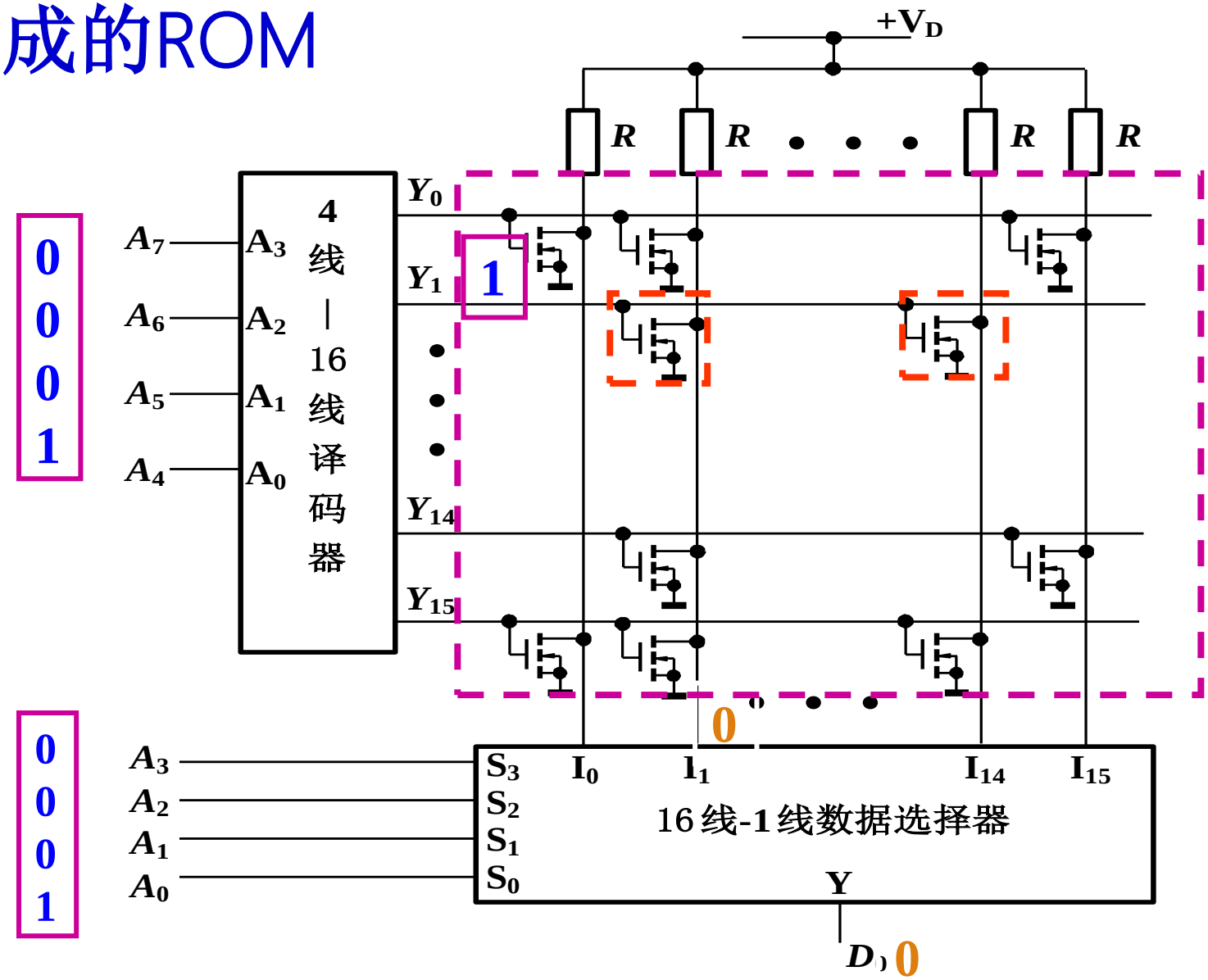


•字线与位线的交点都是一个存储单元。交点处有二极管相当存1，无二极管相当存0

当$\overline{OE}$=1时输出为高阻状态

MOS管构成的ROM

- 字线与位线的交点都是一个存储单元。
- 交点处有MOS管相当存0，无MOS管相当存1。



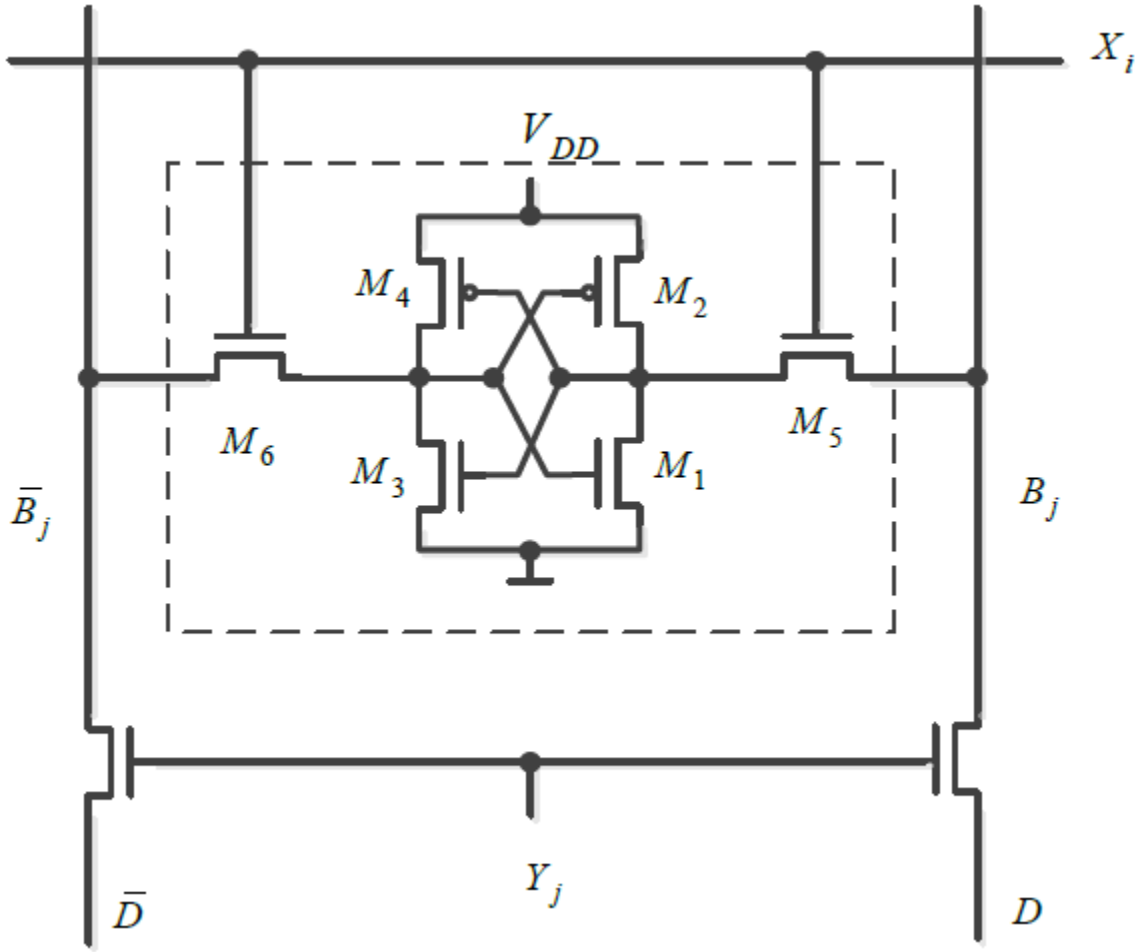
随机存储器RAM

随机存储器（Random Access Memory，RAM）也被称为随机读写存储器（Read-Write Memory， RWM），主要特点是可以随机访问任何一个指定地址的数据，并进行读写操作（许多ROM 也具有随机读取数据的特点，但是不能方便地进行写操作）

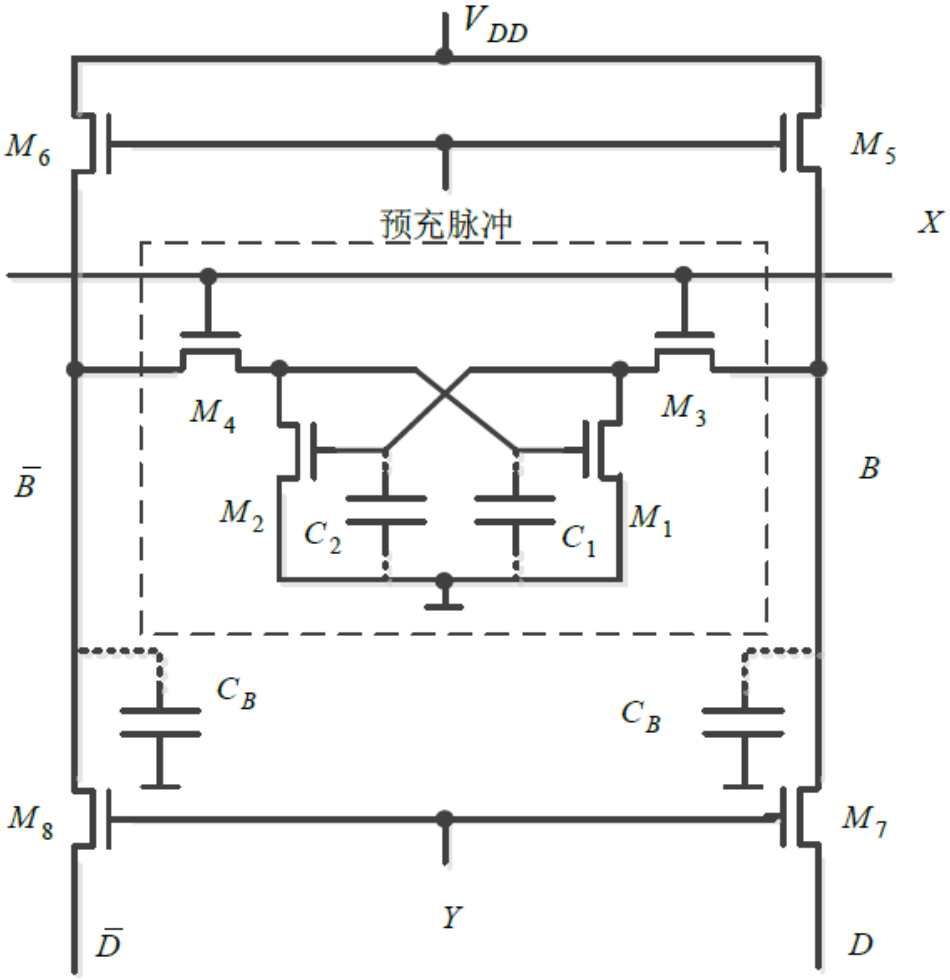
RAM 最大的优点是读和写的速度都非常快，缺点是数据具有易失性，即掉电之后数据会随之丢失。

RAM 可以分为静态随机存储器（Static RAM, SRAM）和动态随机存储器(Dynamic RAM, DRAM)两类。

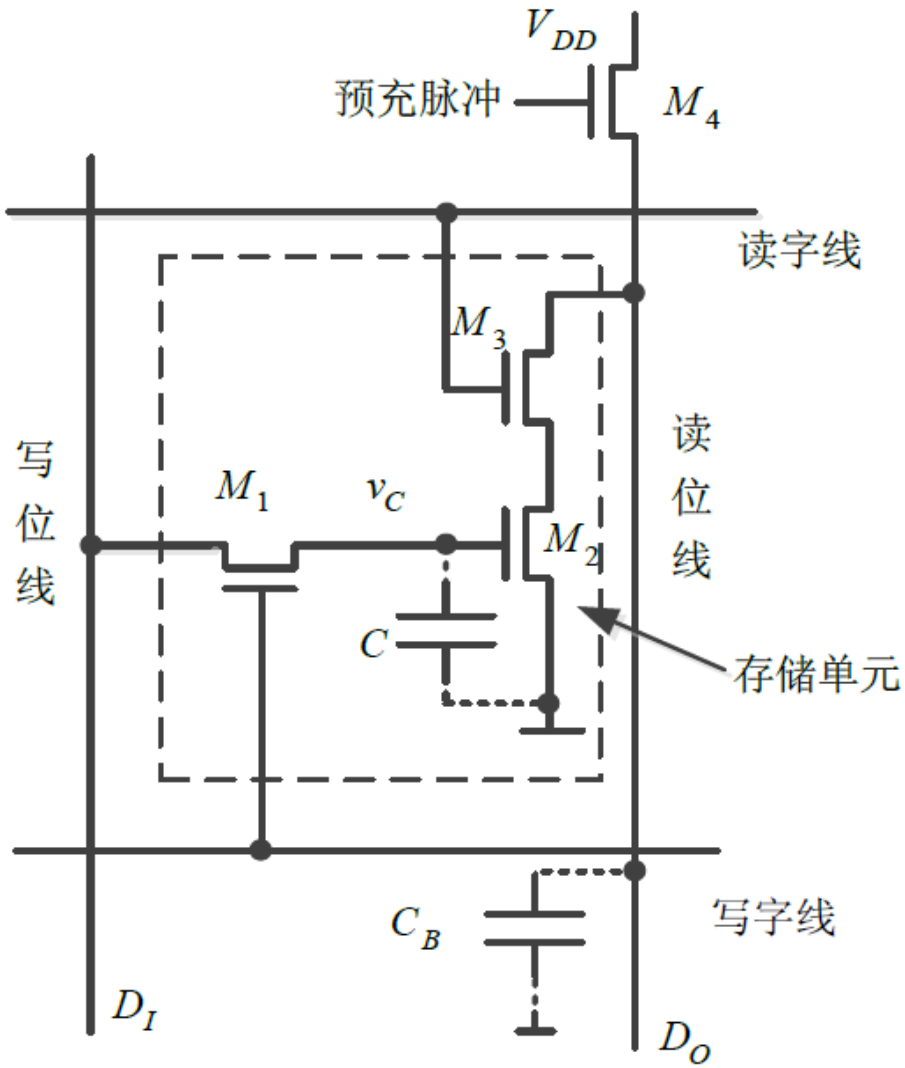
SRAM-6管CMOS静态存储单元

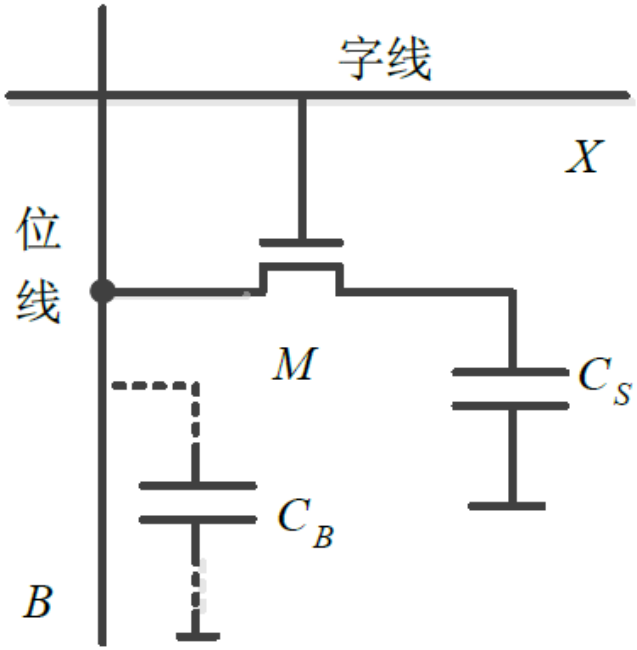


DRAM-四管动态MOS存储单元



三管和单管动态MOS存储单元





可编程逻辑器件

可编程逻辑器件的特点

- **由设计者自己完成其逻辑功能**
- **系统集成度高**
- **可靠性高**
- **设计过程灵活**
- **可以用软件进行仿真**

可编程逻辑器件的种类

中小规模器件

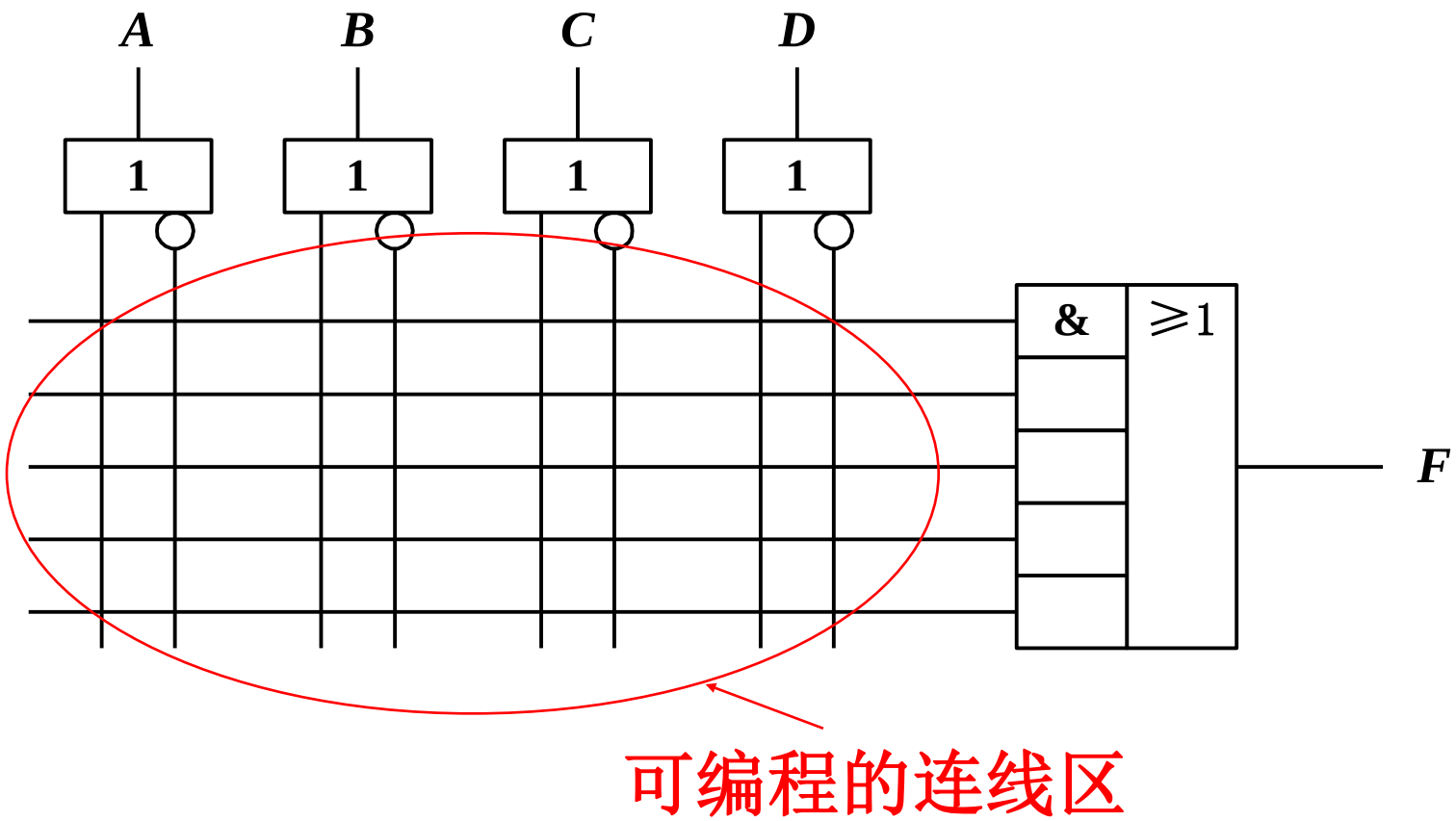
- **PAL，GAL等**

大规模器件

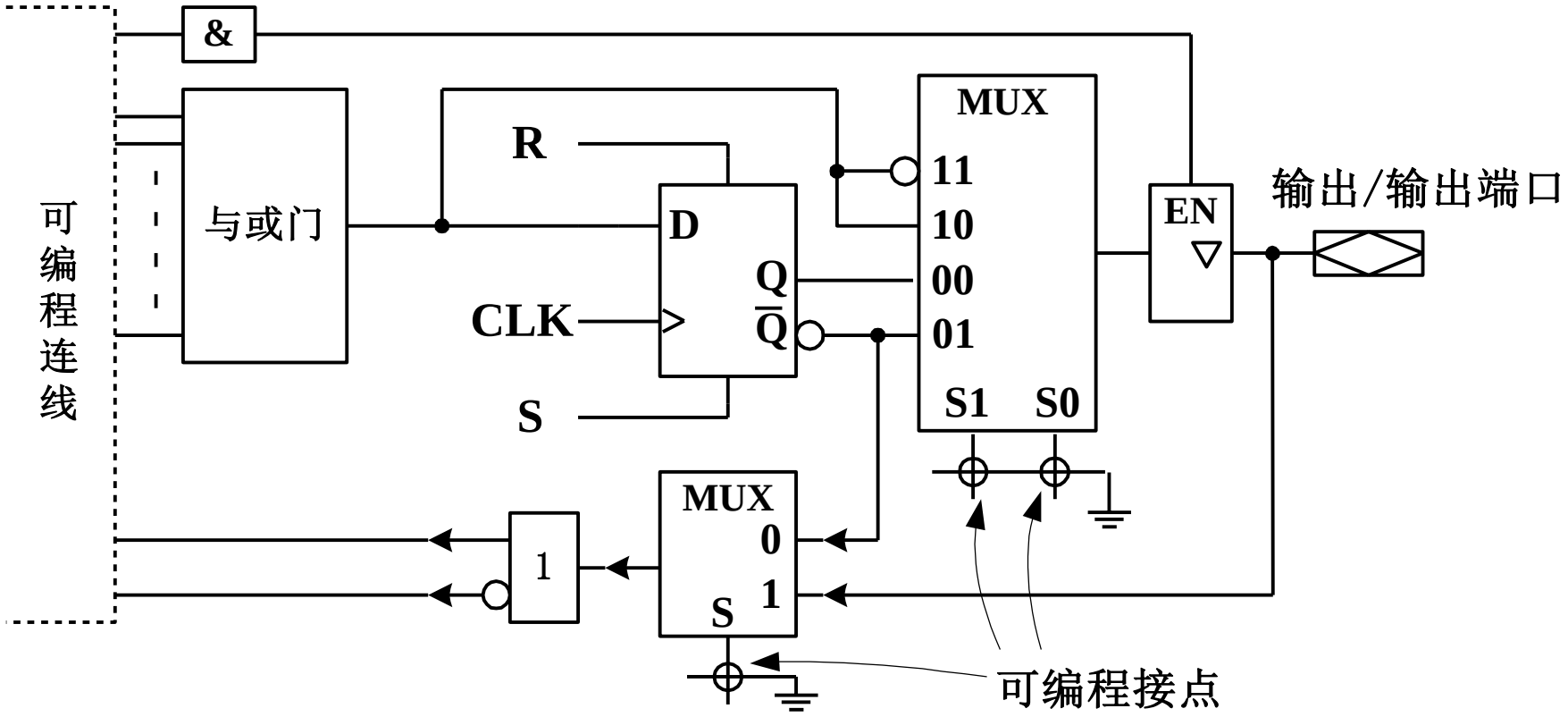
- **基于乘积项结构——CPLD**
- **基于查找表结构——FPGA**

CPLD的基本结构

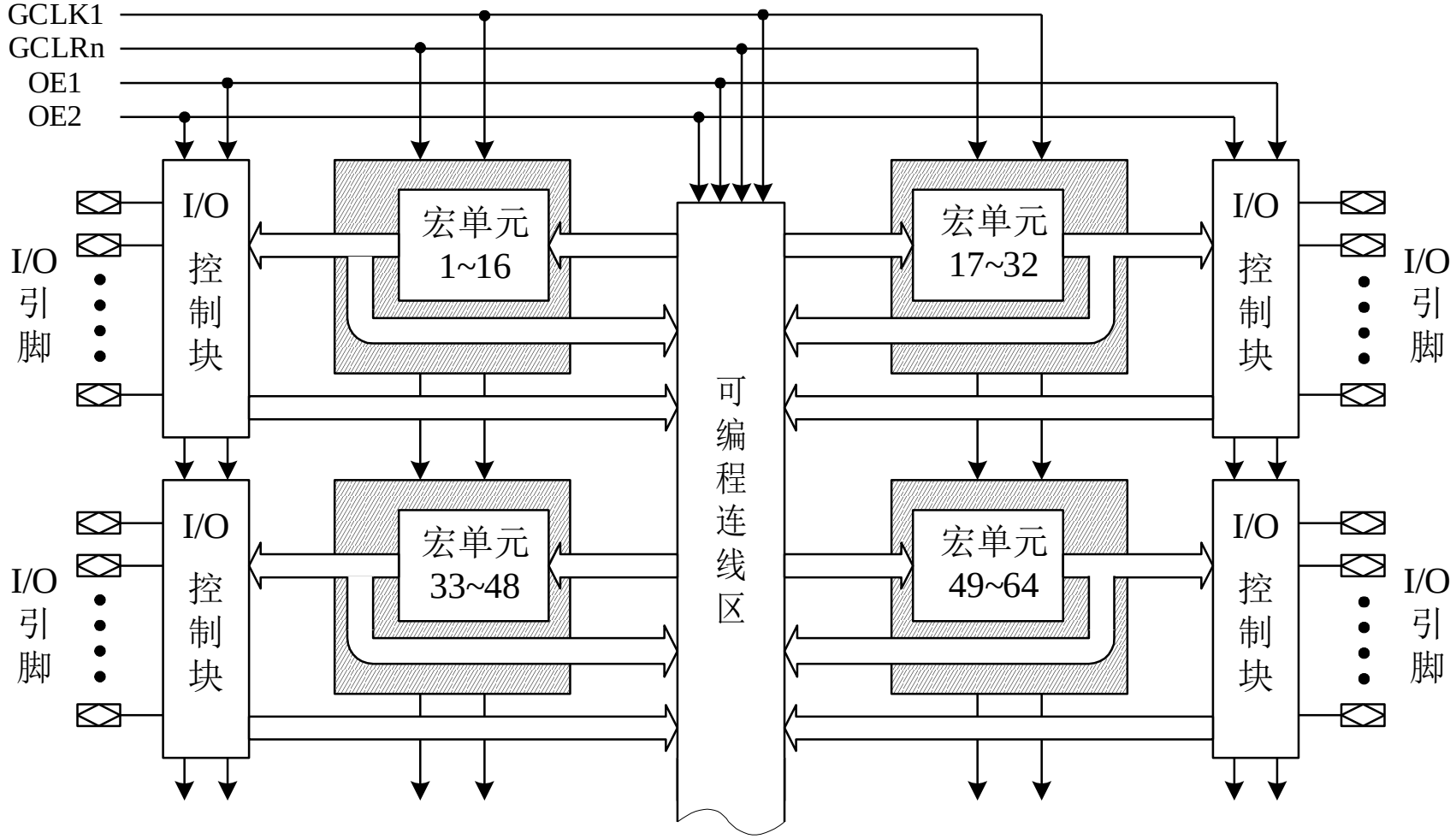
可编程“与-或”阵列



可编程逻辑宏单元


&
可编程连线
与或门
R
D
Q
$\overline{Q}$
CLK
S
MUX
11
10
00
01
S1
S0
EN
输出/输出端口
MUX
0
1
S
1
可编程接点

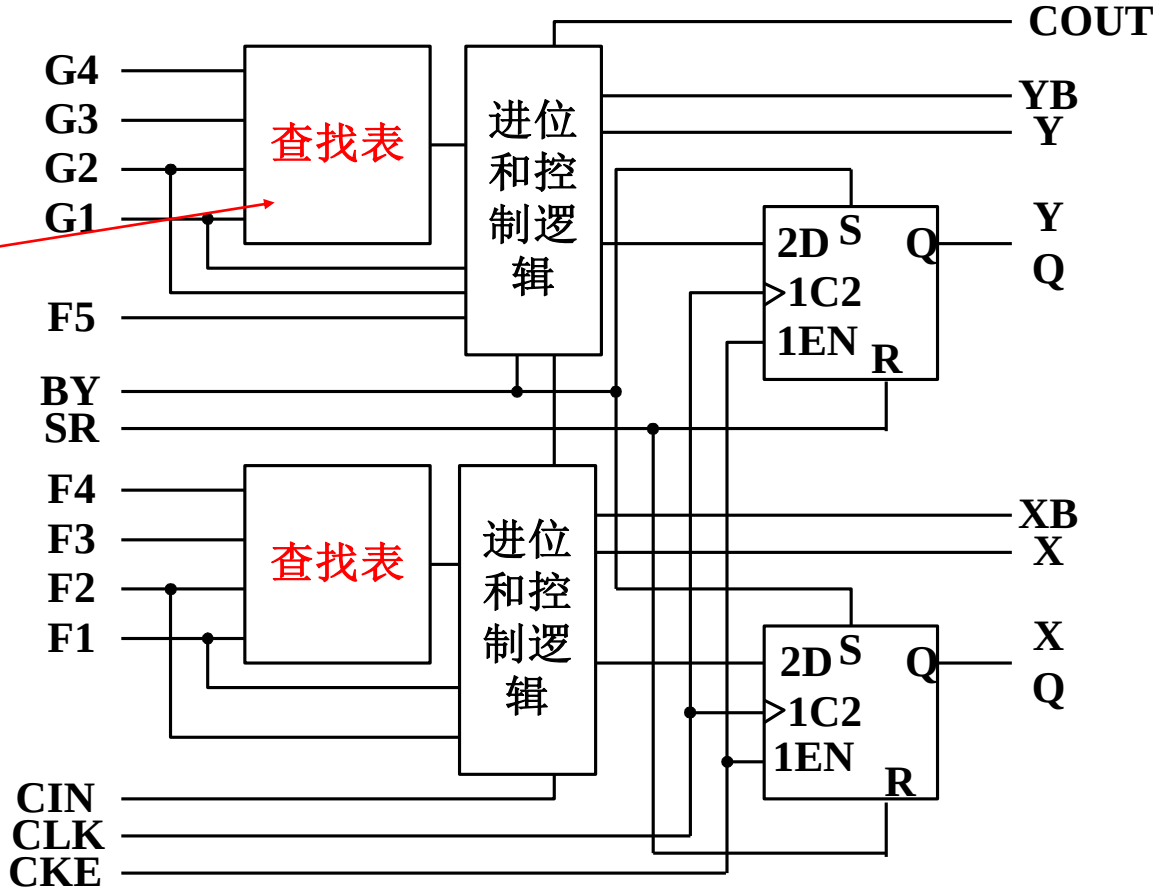
CPLD的结构示意图


GCLK1
GCLRn
OE1
OE2
I/O 引脚
I/O 控制块
宏单元 1~16
宏单元 17~32
宏单元 33~48
宏单元 49~64
可编程连线区

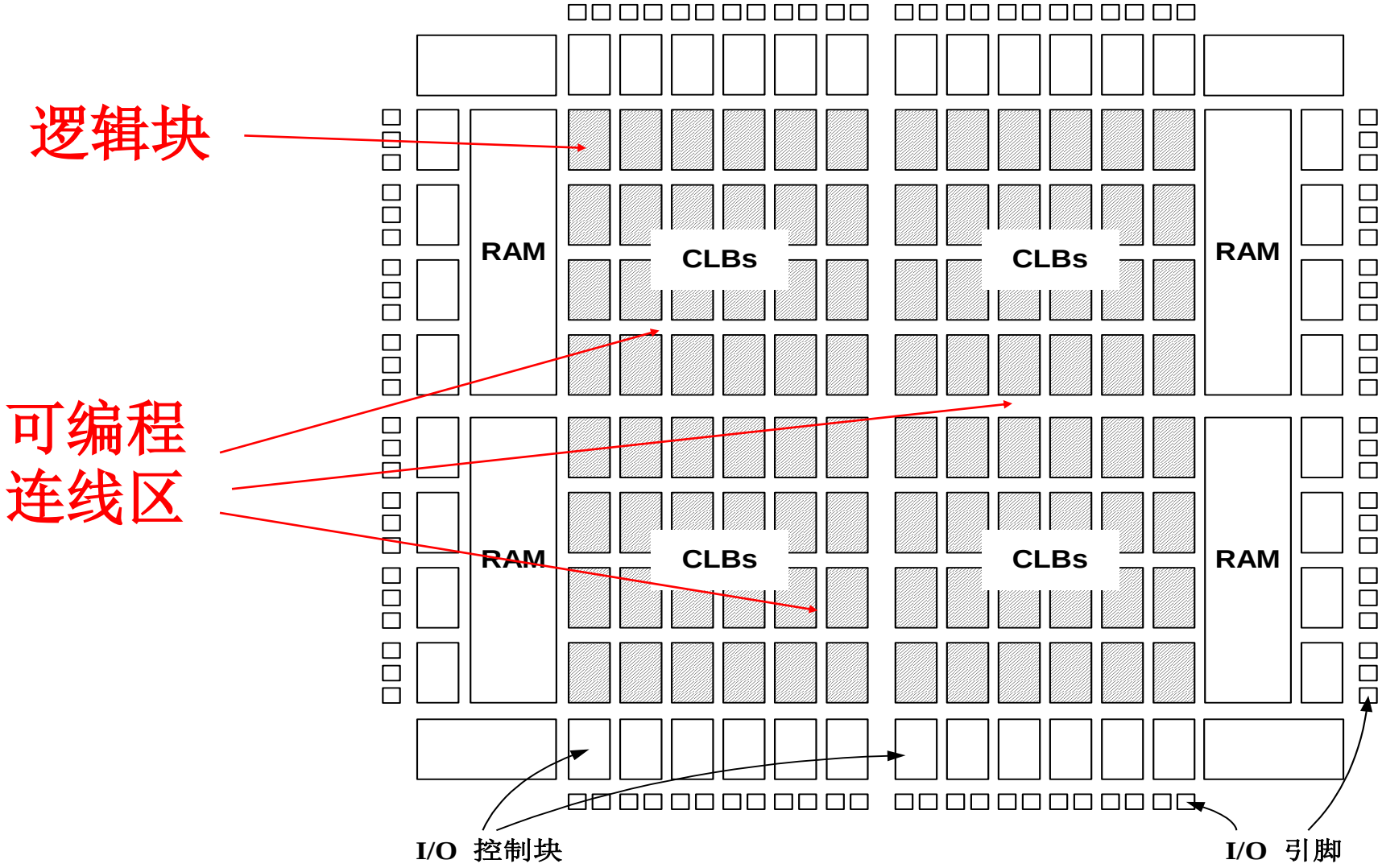
FPGA的基本结构

FPGA内部的逻辑块

查找表是一个存储器，直接将用户需要的输入输出关系存储在内



FPGA的内部结构示意图



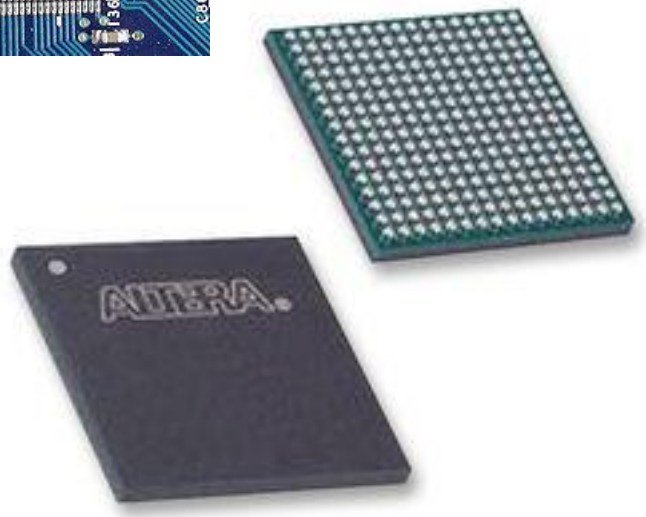
常用的可编程逻辑器件

Xilinx的代表产品

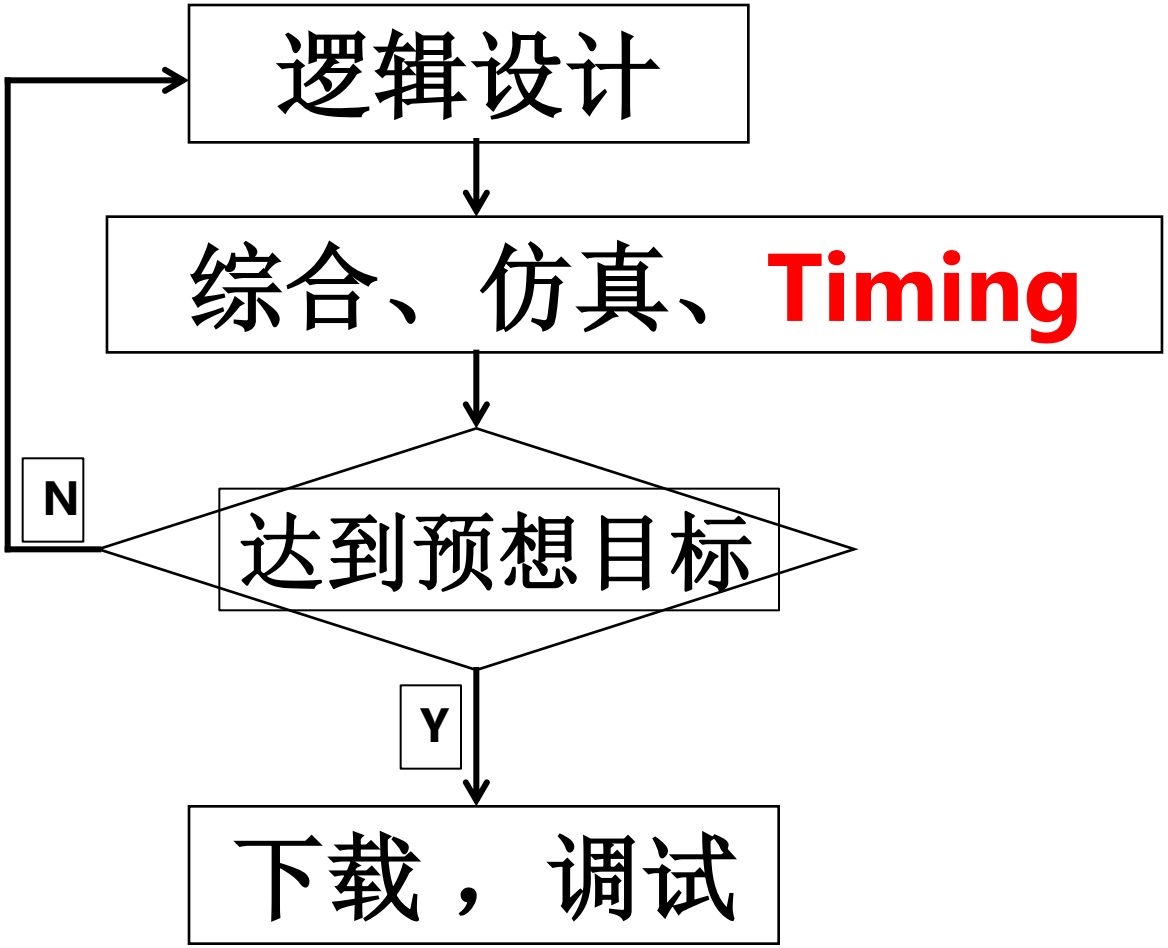
- 高端Virtex系列
- 低端Spartan系列

Altera的代表产品

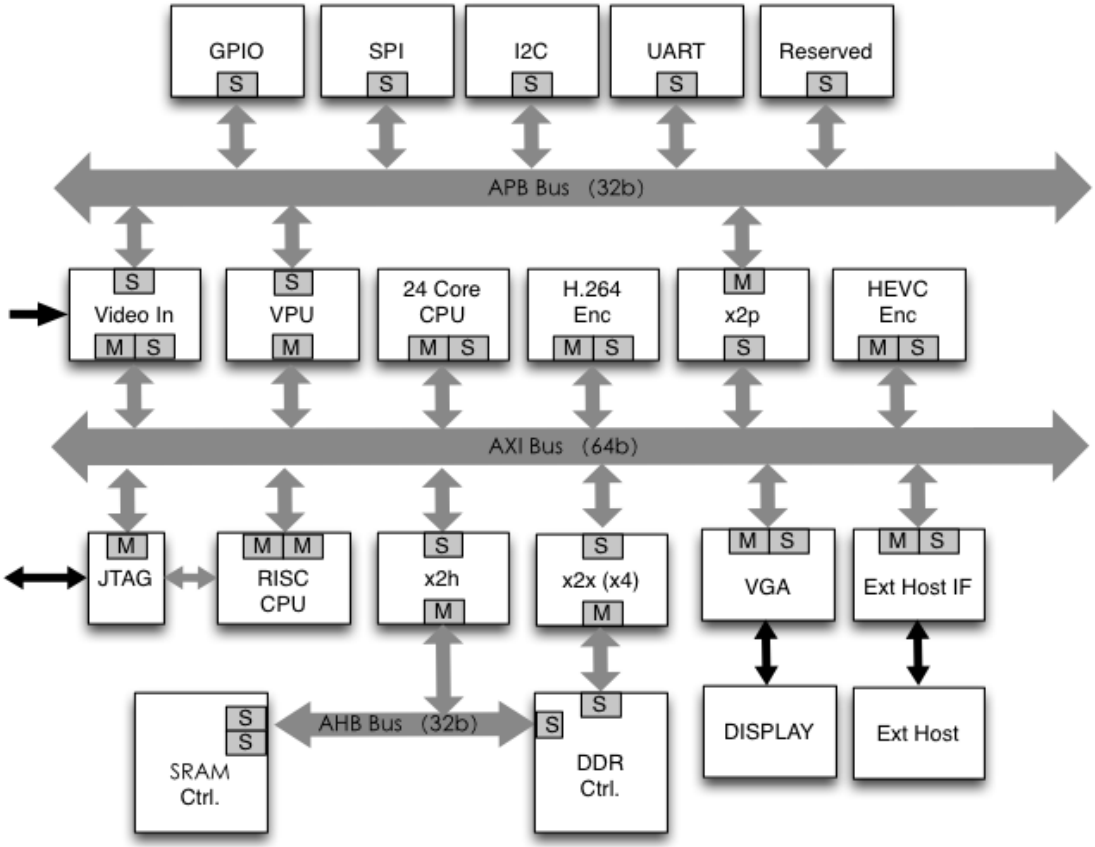
- 高端Stratix系列
- 低端Cyclone系列



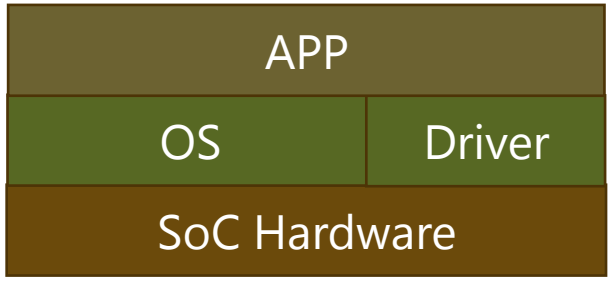
可编程逻辑器件的设计过程



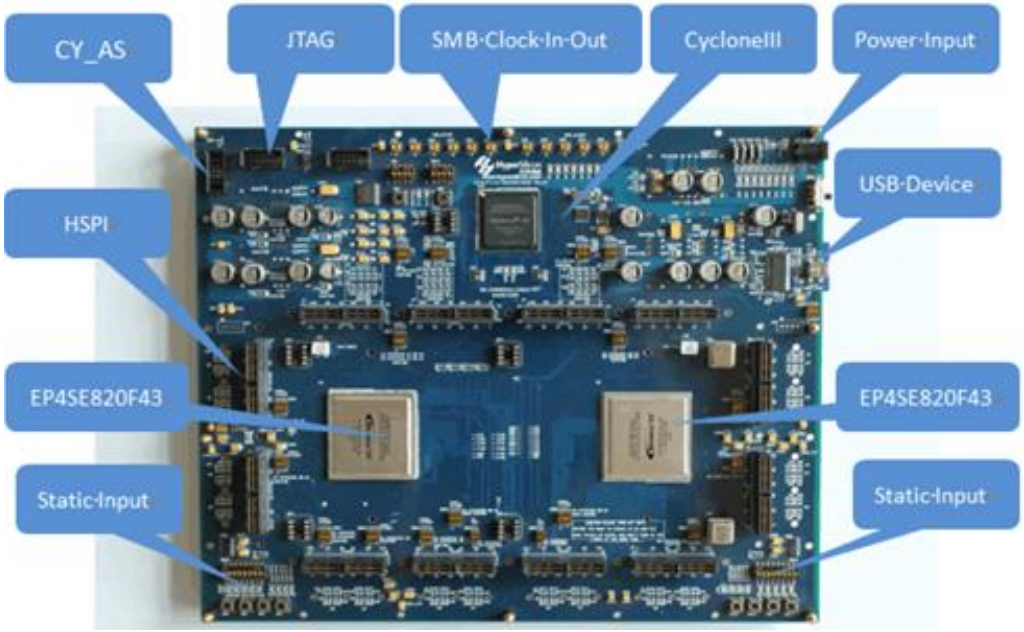
数字系统



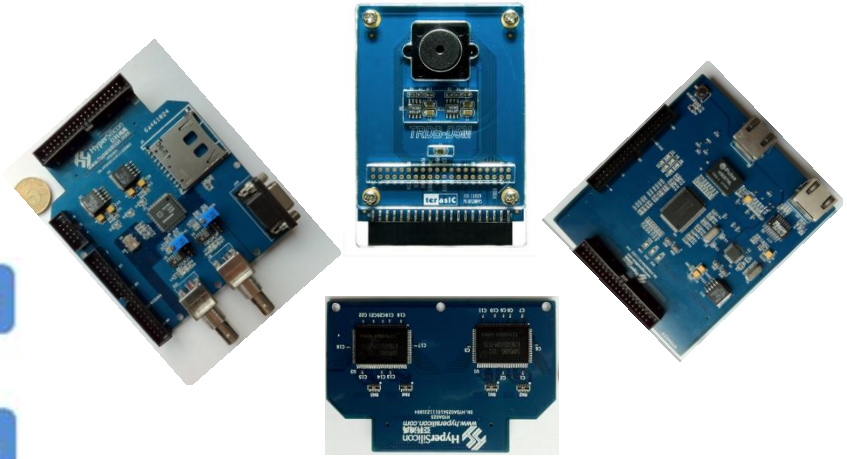
SoC
System on Chip

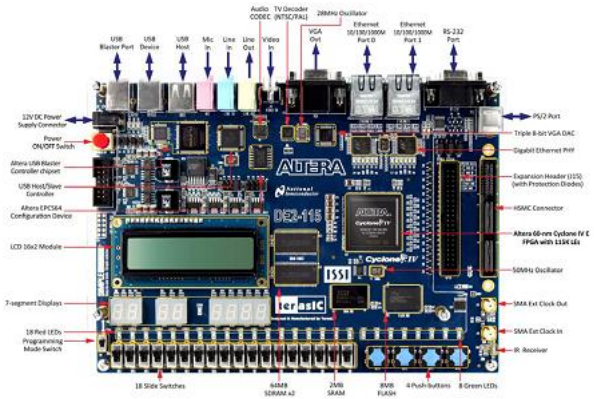


Demo System



DA-820





DE-115

VIP

Video Image Processing

Research Group @ Fudan

http://soc.fudan.edu.cn/vip/

Thank you !

Acknowledgement: Part of contents are referenced from Yufeng Xie, Ting Yi PPT